

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-089356  
(43)Date of publication of application : 31.03.2000

(51)Int.Cl. G03B 19/02  
G03B 7/26  
G03B 17/02  
H02J 7/00  
// H04N 5/232  
H04N 5/765  
H04N 5/781

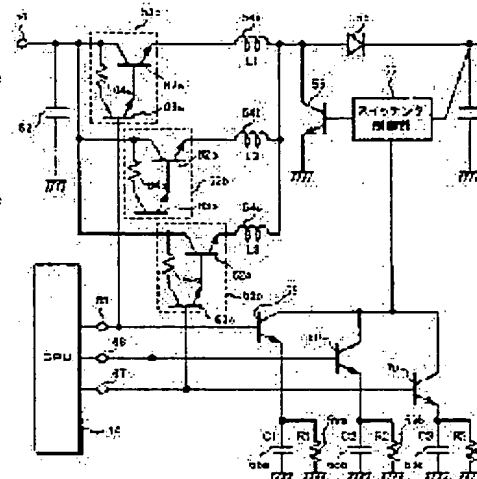
(21)Application number : 10-256444 (71)Applicant : SONY CORP  
(22)Date of filing : 10.09.1998 (72)Inventor : NAGAI HIROYUKI

## (54) POWER SOURCE CIRCUIT AND ELECTRONIC APPARATUS

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To save electric power by selecting the constants of parts constituting a switching power source according to output current and operating this power source with high efficiency.

**SOLUTION:** This power source circuit has a means selecting the parts which constitute the switching power source and affect conversion efficiency at prescribed values, preparing a plurality of thereof and selecting these plural parts. This means selects the coil of the optimum inductance value from coils 53a, 53b, 53c according to the output current regarded necessary and further selects the capacitors and resistors of the prescribed combination among the capacitors 58a, 58b, 58c and the resistors 59a, 59b, 59c at need, thereby setting the frequency of the switching at a prescribed frequency. As a result, the stabilized output voltage is formed without the useless consumption of the electric power in the most adequate state of the high conversion efficiency and is supplied to the respective parts, by which the electric power consumption of the battery, etc., is suppressed and the electric power is saved.



## LEGAL STATUS

[Date of request for examination]  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

Japanese Publication for Unexamined Patent Application  
No. 89356/2000 (Tokukai 2000-89356)

A. Relevance of the Above-identified Document

This document has relevance to claims 1, 13, 14,  
and 24 of the present application.

B. Translation of the Relevant Passages of the Document

[PROBLEMS TO BE SOLVED BY THE INVENTION]

[0004]

Accordingly, it is an object of the present invention to provide a power supply and an electrical device, capable of operating with high efficiency without consuming large power by selecting constants of components making up a switching power supply according to output currents.

[EMBODIMENTS]

[0020]

In this manner, the power supply 24 acts on the components which are operating according to the state of operation key 22 or externally connected devices, so as to convert the battery output of the power pack 4 into a predetermined voltage level and to adapt to different output currents according to control information from CPU 14 with optimum conditions and

**THIS PAGE BLANK (USPTO)**

without wasting power.

[0021]

Specifically, a required output current varies according to the operating state of the digital camera. For example, the required output current is 800 mA in the picture mode with the liquid crystal display 16 and backlight 17 operating, whereas the required output current is, for example, 600 mA in the playback mode with the liquid crystal display 16 and backlight 17 operating. Further, the required output current is, for example, 400 mA when the playback image is displayed not on the liquid crystal display 16 but on an external display device. The power supply 24 selects a coil of optimum inductance value according to these three different operating states to carry out optimum switching operation at high conversion efficiency. This suppresses consumed power of the battery 41 which supplies driving power, thereby extending battery life of the digital camera. Note that, the power lines for supplying the output currents of the power supply 24 to the components are omitted in Fig. 1.

[0036]

Fig. 4 shows another example of the power supply 24 of the foregoing example. This power supply is adapted to set an optimum frequency for the switching

**THIS PAGE BLANK (USPTO)**



operation, in addition to cooperatively selecting a coil for reducing power consumption.

[0037]

A predetermined terminal for specifying an oscillation frequency of the switching control section 57 is connected to collectors of three NPN transistors 68, 69, and 70, and capacitor 58a and resistance 59a are inserted between the emitter of the transistor 68 and ground. Further, capacitor 58b and resistance 59b are inserted between the emitter of transistor 69 and ground, and capacitor 58c and resistance 59c are inserted between the emitter of transistor 70 and ground. The base of the transistor 68 is connected to control terminal 65 of the CPU 14, and the base of the transistor 69 is connected to control terminal 66 of the CPU 14, and the base of the transistor 70 is connected to control terminal 67 of the CPU 14. Note that, the capacitance of the capacitor 58a is set to predetermined value C1, and the capacitance of the coil 58b is set to predetermined value C2, and the capacitance of the coil 58c is set to predetermined value C3. Further, resistance 59a is set to predetermined value R1, and resistance 59b is set to predetermined value R2, and resistance 59c is set to predetermined value R3.

**THIS PAGE BLANK (USPTO)**

[0038]

Thus, one of the coils 54a, 54b, and 54c as selected by the CPU 14; switching transistor 55; rectifying diode 56; switching control section 57; and capacitor 60 make up a so-called DC/DC converter. Here, the switching control section 57 operates at the oscillation frequency which is specified by one of the pairs of the capacitors 58a, 58b, and 58c and resistances 59a, 59b, and 59c, and the resistance involved in the selection of the coil. Further, the switching control section 57 supplies the PWM output of a predetermined frequency to the base of the switching transistor 55 while monitoring the voltage of the output terminal 61, so as to control an ON/OFF ratio of the transistor 55, thereby maintaining the output voltage constant even when the output current is varied.

[0041]

As described, the power supply 24 selects a coil of optimum inductance value according to three different states of output current, and sets an optimum oscillation frequency to generate a stable output voltage in a switching state at high conversion efficiency without wasting power. This output is supplied to the components via power lines.

**THIS PAGE BLANK (USPTO)**

[0047]

As described, the power supply 24 selects a coil of optimum inductance value according to three different states of output current, and sets an arbitrary optimum oscillation frequency, independently from the selection of a coil, to generate a stable output voltage in a switching state at high conversion efficiency without wasting power. This output is supplied to the components via power lines.

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-89356

(P2000-89356A)

(43) 公開日 平成12年3月31日 (2000.3.31)

| (51) Int.Cl. <sup>7</sup> | 識別記号  | F I           | テマコード* (参考)       |
|---------------------------|-------|---------------|-------------------|
| G 0 3 B 19/02             |       | G 0 3 B 19/02 | 2 H 0 0 2         |
| 7/26                      |       | 7/26          | 2 H 0 5 4         |
| 17/02                     |       | 17/02         | 2 H 1 0 0         |
| H 0 2 J 7/00              | 3 0 2 | H 0 2 J 7/00  | 3 0 2 A 5 C 0 2 2 |
| // H 0 4 N 5/232          |       | H 0 4 N 5/232 | Z 5 G 0 0 3       |

審査請求 未請求 請求項の数 6 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願平10-256444

(22) 出願日 平成10年9月10日 (1998.9.10)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 永井 広行

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74) 代理人 100082762

弁理士 杉浦 正知

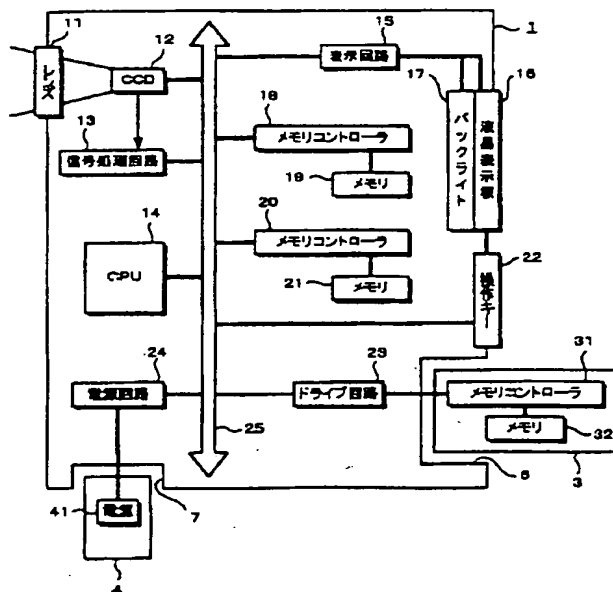
最終頁に続く

(54) 【発明の名称】 電源回路および電子機器

(57) 【要約】

【課題】 スイッチング電源を構成する部品の定数を出力電流に応じて選択し、高効率に動作させることで省電力化を図れるようにする。

【解決手段】 スイッチング電源を構成し、変換効率に影響する部品の所定の値に選定して複数用意する共に、それら複数の部品を選択する手段を有した電源回路24を設ける。電源回路24は、必要とされる出力電流に応じてコイル53a, 53b, 53cの中から最適なインダクタンス値のコイルを選択し、さらに、必要に応じてコンデンサ58a, 58b, 58cおよび抵抗59a, 59b, 59cの中で所定の組み合わせのコンデンサおよび抵抗を選択することでスイッチングの周波数を所定の周波数に設定する。それによって、変換効率の高い最適な状態で無駄な電力を消費することなく安定化した出力電圧を形成し、各部に供給するようにすることで、電池等の電力消費を抑え、省電力化を図る。



(2)

## 【特許請求の範囲】

【請求項1】 1次電池または2次電池または外部電源入力を入力電圧とし、所定の直流定電圧をスイッチング動作により出力する電源回路において、複数の逆起電力発生用コイルと、上記複数の逆起電力発生用コイルの中の少なくとも一つを出力電流に応じて選択する選択手段とを有することを特徴とする電源回路。

【請求項2】 請求項1において、さらに、複数の発振周波数設定用のインピーダンス素子と、上記複数の逆起電力発生用コイルの中の少なくとも一つと、上記複数の発振周波数設定用のインピーダンス素子の中の少なくとも一つとを出力電流に応じて連係して選択する選択手段とを有することを特徴とする電源回路。

【請求項3】 請求項1において、さらに、複数の発振周波数設定用のインピーダンス素子と、上記複数の複数の逆起電力発生用コイルの中の少なくとも一つを出力電流に応じて選択する第1の選択手段と、上記複数の発振周波数設定用のインピーダンス素子の中の少なくとも一つを出力電流に応じて選択する第2の選択手段とを有し、上記第1の選択手段と、上記第2の選択手段とは、互いに任意に動作することを特徴とする電源回路。

【請求項4】 操作キーの状態に応じて被制御部に対して異なる出力電流を供給し、複数の動作状態を形成する電子機器において、複数の逆起電力発生用コイルと、上記複数の逆起電力発生用コイルの中の少なくとも一つを上記出力電流に応じて選択する選択手段とを有し、1次電池または2次電池または外部電源入力を入力電圧として所定の直流定電圧をスイッチング動作により出力する電源回路を備えたことを特徴とする電子機器。

【請求項5】 請求項4において、さらに、複数の発振周波数設定用のインピーダンス素子と、上記複数の逆起電力発生用コイルの中の少なくとも一つと、上記複数の発振周波数設定用のインピーダンス素子の中の少なくとも一つとを出力電流に応じて連係して選択する選択手段とを有し、1次電池または2次電池または外部電源入力を入力電圧として所定の直流定電圧をスイッチング動作により出力する電源回路を備えたことを特徴とする電子機器。

【請求項6】 請求項4において、さらに、複数の発振周波数設定用のインピーダンス素子と、上記複数の逆起電力発生用コイルの中の少なくとも一つを出力電流に応じて選択する第1の選択手段と、上記複数の発振周波数設定用のインピーダンス素子の中の少なくとも一つを出力電流に応じて選択する第2の選択手段とを有し、上記第1の選択手段と、上記第2の選択

手段とは、互いに任意に動作し、1次電池または2次電池または外部電源入力を入力電圧として所定の直流定電圧をスイッチング動作により出力する電源回路を備えたことを特徴とする電子機器。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば、デジタルカメラ等の電池にて駆動される携帯型情報機器等に用いて好適な電源回路および電子機器に関する。

【0002】

【従来の技術】最近では、被写体像を銀塩フィルムの代わりにフラッシュメモリ等の不揮発性半導体記憶素子に記録するデジタルカメラが急速に普及しつつある。デジタルカメラは、通常、液晶表示板とバックライトからなる液晶モニタを備え、撮影した画像をその場ですぐに確認することができる利点を有する。また、画像をデジタル的に処理するため、パーソナルコンピュータ等の他の電子機器との親和性にも優れている特長を有する。また、デジタルカメラを含む携帯型電子機器においては、省スペース化や軽量化を目的としてDC/DCコンバータICを使用したスイッチング電源が一般的に用いられている。

【0003】

【発明が解決しようとする課題】しかしながら、デジタルカメラの短所としては、各部に電源電圧を供給する電池の消耗が激しい事が挙げられる。このため、ユーザは、デジタルカメラを携帯する時には、電池の残量を絶えず注意していなくてはならず、また、予備の電池を何本も容易しておく必要があるのが実情である。電池消耗がこのように激しくなる原因は、デジタルカメラは、銀塩フィルムを使用するカメラと比較して使用されている電子部品が圧倒的に多いためであり、特に、液晶表示板とバックライトからなる液晶モニタ部分の電力消費が激しく、電池を大きく消耗する一因となっている。このように電池を長持ちさせ、より長時間の使用を可能とすることは、デジタルカメラが直面する重要な課題の一つであり、長時間の使用が可能とされたデジタルカメラが要望されており、また、他の携帯型電子機器においても同様のことが要望されている。

【0004】従って、この発明の目的は、スイッチング電源を構成する部品の定数を出力電流に応じて選択し、高効率に動作させることで省電力化を図ることができる電源回路および電子機器を提供することにある。

【0005】

【課題を解決するための手段】以上の問題を解決するために、請求項1の発明は、1次電池または2次電池または外部電源入力を入力電圧とし、所定の直流定電圧をスイッチング動作により出力する電源回路において、複数の逆起電力発生用コイルと、複数の複数の逆起電力発生用コイルの中の少なくとも一つを出力電流に応じて選択



(3)

する選択手段とを有することを特徴とする電源回路である。

【0006】また、請求項4の発明は、操作キーの状態に応じて被制御部に対して異なる出力電流を供給し、複数の動作状態を形成する電子機器において、複数の逆起電力発生用コイルと、複数の逆起電力発生用コイルの中の少なくとも一つを出力電流に応じて選択する選択手段とを有し、1次電池または2次電池または外部電源入力を入力電圧として所定の直流定電圧をスイッチング動作により出力する電源回路を備えたことを特徴とする電子機器である。

【0007】この発明では、スイッチング電源を構成し、変換効率に影響する部品が所定の値に選定されて複数用意されると共に、それら複数の部品を選択する選択手段が設けられる。電源回路において、必要とされる出力電流に応じて最適なインダクタンス値のコイルが選択され、さらに、必要に応じてコンデンサおよび抵抗を選択することでスイッチングの周波数が所定の周波数に設定され、変換効率の高い最適なスイッチング状態で以て無駄な電力を消費することなく安定化された出力電圧が形成され、この出力が電源ラインを介して各部に供給される。このことにより、駆動電力を供給する電池の無駄な電力消費が抑えられ、携帯用電子機器等の使用の長時間化が図られる。

【0008】

【発明の実施の形態】以下、この発明がデジタルカメラに適用された一実施形態について図面を参照して説明する。図1は、この発明の一実施形態の全体構成を示す。図1に示すようにこの発明が適用されたデジタルカメラが本体1、外部記録媒体3および電源パック4により構成されている。

【0009】本体1の筐体の前面側には、レンズ部11が配設されており、レンズ11の背面に撮像素子としてのCCD12が配設され、撮像部が構成されている。また、本体1の筐体の後面側には、液晶表示板16およびバックライト17からなる液晶モニタが配設されると共に、操作キー22が配設されている。この操作キー22により、例えば、撮影モード、再生モード、コメント入力モードおよびデータ転送モード等の異なる複数の動作状態に設定することが可能とされている。さらに、本体1の筐体の後面側には、外部記録媒体3の挿入部6が設けられており、本体1の筐体の側部側には、電源パック4の挿入部7が設けられている。

【0010】外部記録媒体3は、メモリコントローラ31と、メモリ3等により構成されており、外部記録媒体3が本体1の挿入部6に挿入されることで、本体1の内部のドライブ回路23とメモリコントローラ31とが電気的に接続される。なお、メモリとしては、例えば、フラッシュメモリやハードディスクやフロッピーディスクが用いられる。

【0011】電源パック4は、例えば、1次電池または充電再使用が可能な二次電池41が接続端子を有した形で所定の形態に取りまとめられたものであり、この電源パック4が本体1の挿入部7に挿入されることで、本体1の内部の電源回路24と電源パック4の電池41とが電気的に接続される。なお、電源パック4の代わりに、電源パック4からの出力電圧に相当する電圧を出力することが可能なACアダプタ等の外部直流電源を用いても良い。

【0012】図1において14で示されるのがCPUであり、CPU14は、時計機能を有すると共に、デジタルカメラ全体を集中管理し、操作キー22や各部の状態に応じて制御情報を形成し、各部を制御する。また、図2において25で示されるのがデータバスであり、データバス25は、インターフェース機能を有している。このデータバス25にCCD12、信号処理回路13、CPU14、表示回路15、メモリコントローラ18、メモリコントローラ20、ドライブ回路23等のそれぞれが接続されており、接続される各部において双方向にデータの授受が可能とされている。従って、CPU14において操作キー22や各部の状態に応じて形成された制御情報がCCD12、信号処理回路13、表示回路15、メモリコントローラ18、メモリコントローラ20、ドライブ回路23等のそれぞれに供給され、各部が所定の動作状態に設定される。なお、メモリコントローラ18には、メモリ19が接続されており、また、メモリコントローラ20には、メモリ21が接続されている。

【0013】例えば、操作キー22により撮影モードに設定されると、レンズ部11およびCCD12からなる撮像部にCPU14からの制御情報が供給され、自動絞り動作、自動焦点制御動作等がなされながらCCD12の出力が信号処理回路13に供給される。信号処理回路13において、まず、CCD12の出力信号がアナログ・デジタル変換される。そして、得られたデジタルのRGB信号から輝度信号および色差信号からなるコンポーネント形式のデジタルの画像データが形成される。信号処理回路13において形成されたデジタルの画像データが表示回路15に供給される。

【0014】表示回路15は、CPU14からの制御情報により動作し、信号処理回路13からのデジタルの画像データに基づいてアナログの表示信号を形成して液晶表示板16に供給すると共に、バックライト17を点灯し、液晶表示板16の背面から光を投射し、良好な表示状態を維持する。従って、液晶モニタの表示画面上には、レンズ部11を介して取り込まれている被写体像が映し出される。

【0015】このように液晶モニタ上の被写体像を確認しながら撮影が行われ、シャッターボタンが押されると、自動的に設定された所定のシャッター速度および絞

(4)

りの状態にて被写体像がCCD12に取り込まれる。そして、CCD12の出力信号が信号処理回路13を介されることでデジタルの画像データとされ、このデジタルの画像データがメモリコントローラ18を介してメモリ19に供給され、一時的に格納される。また、これと同時に、CPU14において計測されていた日時情報がメモリコントローラ20を介してメモリ21に供給され、取り込み画像と関連付けて撮影がなされタイミングの日時情報がメモリ21に格納される。

【0016】また、操作キー22により再生モードに設定されると、CPU14において制御情報が形成され、この制御情報がメモリコントローラ18に供給される。メモリコントローラ18は、制御情報に応じてメモリ19に格納されている所定の画像データを読み出す。メモリコントローラ18によって読み出された画像データが表示回路15に供給される。表示回路15においてメモリ19からのデジタルの画像データに基づいてアナログの表示信号が形成される。この表示信号が液晶表示板16に供給されると共に、バックライト17が点灯され、液晶モニタの表示画面上には、メモリ19に格納されている画像が映し出される。

【0017】例えば、再生モード状態でさらに、操作キー22によりコメント入力モードとされると、取り込み画像に対してユーザのコメントの書き込みが可能な状態とされる。つまり、CPU14において操作キー22の状態に応じた制御情報が形成され、この制御情報がメモリコントローラ20に供給される。メモリコントローラ20は、キャラクター発生機能も有しており、メモリコントローラ20においてコメント情報が形成される。メモリコントローラ20において形成されたコメント情報がメモリ21に供給され、取り込み画像と関連付けてメモリ21に格納される。また、それと同時に、コメント情報が表示回路15に供給され、液晶モニタの表示画面上には、メモリ19に格納されている画像とコメントとが同時に映し出される。

【0018】さらに、操作キー22によりデータ転送モードとされると、CPU14において制御情報が形成され、この制御情報がメモリコントローラ18および20の夫々に供給される。メモリコントローラ18は、制御情報に応じてメモリ19に格納されている所定の画像データを読み出し、また、メモリコントローラ20は、メモリ21に格納されている所定の日時情報と、コメント情報とを読み出す。メモリコントローラ18によって読み出された画像データがドライブ回路23および外部記録媒体3のメモリコントローラ31を介してメモリ32に供給され、メモリ32の所定領域に格納される。また、それと同時に、メモリコントローラ20によって読み出された日時情報と、コメント情報とがドライブ回路23および外部記録媒体3のメモリコントローラ31を介してメモリ32に供給され、メモリ32の所定領域に

格納される。

【0019】なお、図示せずも、表示回路15からは、外部出力端子が導出されており、外部モニタの接続が可能とされている。従って、外部モニタが接続された場合には、外部モニタの表示画面には、メモリ19に格納されている画像等が映し出される。なお、この時には、外部モニタの接続に連動して自動的にデジタルカメラ側の液晶モニタの表示およびバックライトがオフされる。

【0020】このように操作キー22の状態や外部接続機器の状態に応じて各動作をとる各部に対して電源回路24は、電源バック4の電池出力をスイッチング動作により所定の電圧に変換し、然も、CPU14からの制御情報に応じて、無駄な電力を消費することなく最適条件にて異なる出力電流に対応する。

【0021】具体的には、デジタルカメラの動作状態によって必要とされる出力電流が相違する。撮影モードであり、液晶表示板16およびバックライト17が動作状態である時には、例えば800mAが必要である。再生モード状態であり、液晶表示板16およびバックライト17が動作状態である時には、例えば600mAが必要である。さらに、液晶表示板16ではなく、再生した画像を外部の表示装置で見ようような場合では、例えば400mAが必要である。この3つの状態に応じて電源回路24においては、最適なインダクタンス値のコイルが選択され、変換効率の高い最適なスイッチング動作がなされる。従って、駆動電力を供給する電池41の消費電力が抑えられ、デジタルカメラの使用の長時間化が図られる。なお、図1においては、電源回路24の出力電流を各部へ供給する電源ラインは、省略されている。

【0022】図2は、上述した一実施形態における電源回路24の第1の例を示す。図2において14で示されるCPUは、図1におけるCPU14と同一であり、インターフェース機能を有したデータバス25が省略され、CPU14から制御端子65、66、67が導出されている。

【0023】図2において51で示されるのが電池41からの直流電圧が供給される入力端子である。入力端子51と接地間にコンデンサ52が挿入されている。入力端子51とスイッチ回路53a、53b、53cのそれぞれの一端が共通接続され、スイッチ回路53aの他端がコイル54aの一端に接続され、スイッチ回路53bの他端がコイル54bの一端に接続され、スイッチ回路53cの他端がコイル54cの一端に接続され、コイル54a、54b、54cのそれぞれの他端が共通接続されている。なお、コイル54aのインダクタンスが所定の値L1に選定され、また、コイル54bのインダクタンスが所定の値L2に選定され、コイル54cのインダクタンスが所定の値L3に選定されている。

【0024】スイッチ回路53aは、2個のNPN形のトランジスタ62a、63aと抵抗64aとにより構成

(5)

されている。例えば、トランジスタ62aのコレクタがスイッチ回路53aの一端として導出され、トランジスタ62aのコレクタと抵抗64aの一端とが接続され、抵抗64aの他端とトランジスタ63aのコレクタとが接続されている。トランジスタ63aのエミッタとトランジスタ62aのベースとが接続され、トランジスタ62aのエミッタがスイッチ回路53aの他端として導出されている。また、トランジスタ63aのベースとCPU14の制御端子65とが接続されている。スイッチ回路53bおよび53cも同様の構成とされ、スイッチ回路53bを構成するトランジスタ63bのベースがCPU14の制御端子66に接続され、スイッチ回路53cを構成するトランジスタ63cのベースがCPU14の制御端子67に接続されている。

【0025】CPU14は、上述したように800mAの出力電流を必要とする状態と、600mAの出力電流を必要とする状態と、400mAの出力電流を必要とする3つの動作モードに応じて最適なインダクタンス値のコイルを選択するように制御端子65、66、67の中の一つをハイレベルに設定すると共に、他の二つをローレベルに設定する。従って、制御端子がハイレベルに設定されたスイッチ回路53a、53b、53cおよびコイル54a、54b、54cの組み合わせの中の一組のみが導通状態になる。

【0026】コイル54a、54b、54cのそれぞれ他端の共通接続点に整流用のダイオード56のアノードが接続され、ダイオード56のカソードが出力端子61に接続されている。出力端子61と接地間にコンデンサ60が挿入されている。また、コイル54a、54b、54cのそれぞれ他端の共通接続点にスイッチング用のトランジスタ55のコレクタが接続され、トランジスタ55のエミッタが接地されている。トランジスタ55のベースがスイッチング制御部57のPWM出力端子に接続されている。

【0027】スイッチング制御部57は、IC化されたもので、例えば、発振器、基準電圧源、誤差増幅器およびPWMコンパレータ等をその内部に有し、所定の端子と接地間に挿入される外付けのコンデンサ58および抵抗59によりその発振周波数が規定されるように構成されている。また、出力端子61とスイッチング制御部57とが接続されている。

【0028】従って、CPU14により選択されるコイル54a、54b、54cのいずれか一つのコイルと、スイッチング用のトランジスタ55と、整流用のダイオード56と、スイッチング制御部57と、コンデンサ60とにより所謂DC/DCコンバータが構成される。つまり、スイッチング制御部57は、コンデンサ58および抵抗59により規定される発振周波数で動作し、出力端子61の電圧を監視しながら、スイッチング用のトランジスタ55のベースに所定周波数のPWM出力を供給

し、トランジスタ55のオン/オフ期間比を制御することで出力電流が変化しても出力電圧を定電圧に保持する。

【0029】例えば、出力電流が増加した場合においては、本来電流路上の抵抗値が不変であるため、結果として出力電圧が低下するが、この時、スイッチング制御部57は、トランジスタ55のオフに対するオンの期間が長くなるようにPWM出力を形成し、このPWM出力をトランジスタ55のベースに供給する。トランジスタ55のオン期間が長くなることで、コイル54a、54b、54cのいずれか一つのコイルに蓄積される磁気エネルギーが増大し、トランジスタ55がオフした際の逆起電力が増加して出力電圧が結果として上昇する。

【0030】また、その逆に出力電流が減少した場合においては、本来電流路上の抵抗値が不変であるため、結果として出力電圧が上昇するが、この時、スイッチング制御部57は、トランジスタ55のオフに対するオンの期間が短くなるようにPWM出力を形成し、このPWM出力をトランジスタ55のベースに供給する。トランジスタ55のオン期間が短くなることで、コイル54a、54b、54cのいずれか一つのコイルに蓄積される磁気エネルギーが減少し、トランジスタ55がオフした際の逆起電力が減少して出力電圧が結果として下降する。このような動作を繰替えることで出力端子61から出力電流に係わらず安定化された出力が取り出され、前述したデジタルカメラの各部に供給される。

【0031】図3は、上述した第1の電源回路の変換効率-出力電流特性を示す。図3における縦軸が下記(1)式により算出される変換効率を示し、横軸が出力電流値を示す。

【0032】変換効率=出力電圧×出力電流/(入力電圧×入力電流)×100・・・(1)図3に示すようにコイル54a(図中L1にて示す)を用いてスイッチング動作させた場合には、略々出力電流400mA付近において変換効率が最高となる。また、図3に示すようにコイル54b(図中L2にて示す)を用いてスイッチング動作させた場合には、略々出力電流600mA付近において変換効率が最高となる。さらに、図3に示すようにコイル54c(図中L2にて示す)を用いてスイッチング動作させた場合には、略々出力電流800mA付近において変換効率が最高となる。

【0033】従って、撮影モードとされ、殆どの回路が動作状態とされて例えば、800mAを必要とする場合には、CPU14の制御端子67のみがハイレベルに設定され、スイッチ回路53cおよびコイル54cを介した電流路が形成された状態でスイッチング動作がなされる。また、再生モード状態とされて例えば、600mAを必要とする場合には、CPU14の制御端子66のみがハイレベルに設定され、スイッチ回路53bおよびコイル54bを介した電流路が形成された状態でスイッチ

(6)

グ動作がなされる。さらに、その他のモード状態とされて例えば、400mAを必要とする場合には、CPU14の制御端子65のみがハイレベルに設定され、スイッチ回路53aおよびコイル54aを介した電流路が形成された状態でスイッチング動作がなされる。

【0034】このように3つの出力電流の状態に応じて電源回路24においては、最適なインダクタンス値のコイルが選択され、変換効率の高い最適なスイッチング状態で以て無駄な電力を消費することなく安定化された出力電圧が形成され、この出力が電源ラインを介して各部に供給される。

【0035】なお、従来の電源回路においては、インダクタとしてのコイルは、通常一つであり、そのインダクタンス値は、様々な動作モードにおける幾つかの出力電流から平均的に流れる電流値を算出し、その平均値において最も変換効率が高くなるようなインダクタンス値を実験的に得て、その値を固定値として用いていた。しかしながら、インダクタンス値を固定してしまうと回路全体に流れる電流が大きく変動する場合において、変換効率が最高値より減少してしまい、無駄な電力が消費されてしまうという問題が発生する。この発明は、このような問題を鑑みなされたもので、上述したように出力電流の状態に応じて電源回路24において、最適なインダクタンス値のコイルが選択され、変換効率の高い最適なスイッチング動作がなされる。このことにより、駆動電力を供給する電池41の無駄な電力消費を抑えることができ、デジタルカメラの使用の長時間化を図ることが可能となる。

【0036】図4は、上述した一実施形態における電源回路24の第2の例を示す。この第2の電源回路は、スイッチング動作の周波数に関しても、省電力を目的としてコイルの選択に連係して最適な周波数に設定するように構成されている。

【0037】スイッチング制御部57の発振周波数を規定する所定の端子に3個のNPN形のトランジスタ68、69、70のコレクタのそれぞれが接続され、トランジスタ68のエミッタと接地間にコンデンサ58aと抵抗59aとが挿入されている。また、トランジスタ69のエミッタと接地間にコンデンサ58bと抵抗59bとが挿入され、トランジスタ70のエミッタと接地間にコンデンサ58cと抵抗59cとが挿入されている。トランジスタ68のベースがCPU14の制御端子65に接続され、トランジスタ69のベースがCPU14の制御端子66に接続され、トランジスタ70のベースがCPU14の制御端子67に接続されている。なお、コンデンサ58aの容量が所定の値C1に選定され、また、コイル58bの容量が所定の値C2に選定され、コイル58cの容量が所定の値C3に選定されている。また、抵抗59aが所定の値R1に選定され、また、抵抗59bが所定の値R2に選定され、抵抗59cが所定の値R

3に選定されている。

【0038】従って、CPU14により選択されるコイル54a、54b、54cのいずれか一つのコイルと、スイッチング用のトランジスタ55と、整流用のダイオード56と、スイッチング制御部57と、コンデンサ60とにより所謂DC/DCコンバータが構成される。それと共に、スイッチング制御部57は、コイルの選択に連係したコンデンサ58a、58b、58cおよび抵抗59a、59b、59cのいずれかの一組のコンデンサと抵抗とにより規定される発振周波数で動作し、出力端子61の電圧を監視しながら、スイッチング用のトランジスタ55のベースに所定周波数のPWM出力を供給し、トランジスタ55のオン/オフ期間比を制御することで出力電流が変化しても出力電圧を定電圧に保持する。

【0039】図5は、上述した第2の電源回路の変換効率-出力電流特性を示す。図5における縦軸が変換効率を示し、横軸が出力電流値を示す。図5に示すようにコイル54a（図中L1にて示す）を用いると共に、コンデンサ58a（図中C1にて示す）および抵抗59a（図中R1にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流400mA付近において変換効率が最高となる。また、図5に示すようにコイル54b（図中L2にて示す）を用いると共に、コンデンサ58b（図中C2にて示す）および抵抗59b（図中R2にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流600mA付近において変換効率が最高となる。さらに、図5に示すようにコイル54c（図中L3にて示す）を用いると共に、コンデンサ58c（図中C3にて示す）および抵抗59c（図中R3にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流800mA付近において変換効率が最高となる。

【0040】従って、撮影モードとされ、殆どの回路が動作状態とされて例えば、800mAを必要とする場合には、CPU14の制御端子67のみがハイレベルに設定され、スイッチ回路53cおよびコイル54cを介した電流路が形成されると共に、コンデンサ58cおよび抵抗59cにより規定される周波数によりスイッチング動作がなされる。また、再生モード状態とされて例えば、600mAを必要とする場合には、CPU14の制御端子66のみがハイレベルに設定され、スイッチ回路53bおよびコイル54bを介した電流路が形成されると共に、コンデンサ58bおよび抵抗59bにより規定される周波数によりスイッチング動作がなされる。さらに、その他のモード状態とされて例えば、400mAを必要とする場合には、CPU14の制御端子65のみがハイレベルに設定され、スイッチ回路53aおよびコイル54aを介した電流路が形成されると共に、コンデンサ58aおよび抵抗59aにより規定される周波数によりスイ

(7)

スイッチング動作がなされる。

【0041】このように3つの出力電流の状態に応じて電源回路24においては、最適なインダクタンス値のコイルが選択されると共に、最適な発振周波数に設定され、変換効率の高いスイッチング状態で以て無駄な電力を消費することなく安定化された出力電圧が形成され、この出力が電源ラインを介して各部に供給される。

【0042】図6は、上述した一実施形態における電源回路24の第3の例を示す。この第3の電源回路は、省電力を目的として最適なコイルを独立して任意に選択すると共に、スイッチング動作の周波数に関しても独立して任意に最適な周波数に設定するように構成されている。

【0043】スイッチング制御部57の発振周波数を規定する所定の端子に3個のNPN形のトランジスタ68, 69, 70のコレクタのそれぞれが接続され、トランジスタ68のエミッタと接地間にコンデンサ58aと抵抗59aとが挿入されている。また、トランジスタ69のエミッタと接地間にコンデンサ58bと抵抗59bとが挿入され、トランジスタ70のエミッタと接地間にコンデンサ58cと抵抗59cとが挿入されている。トランジスタ68のベースがCPU14の制御端子71に接続され、トランジスタ69のベースがCPU14の制御端子72に接続され、トランジスタ70のベースがCPU14の制御端子73に接続されている。なお、コンデンサ58aの容量が所定の値C1に選定され、また、コイル58bの容量が所定の値C2に選定され、コイル58cの容量が所定の値C3に選定されている。また、抵抗59aが所定の値R1に選定され、また、抵抗59bが所定の値R2に選定され、抵抗59cが所定の値R3に選定されている。

【0044】従って、CPU14により選択されるコイル54a, 54b, 54cのいずれか一つのコイルと、スイッチング用のトランジスタ55と、整流用のダイオード56と、スイッチング制御部57と、コンデンサ60とにより所謂DC/DCコンバータが構成される。それと共に、スイッチング制御部57は、コイルの選択とは独立に任意のコンデンサ58a, 58b, 58cおよび抵抗59a, 59b, 59cのいずれかの一組のコンデンサと抵抗により規定される発振周波数で動作し、出力端子61の電圧を監視しながら、スイッチング用のトランジスタ55のベースに所定周波数のPWM出力を供給し、トランジスタ55のオン/オフ期間比を制御することで出力電流が変化しても出力電圧を定電圧に保持する。

【0045】図7は、上述した第3の電源回路の変換効率-出力電流特性を示す。図7における縦軸が変換効率を示し、横軸が出力電流値を示す。図7に示すようにコイル54a（図中L1にて示す）を用いると共に、コンデンサ58a（図中C1にて示す）および抵抗59a

（図中R1にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流400mA付近において変換効率が最高となる。また、図7に示すようにコイル54a（図中L1にて示す）を用いると共に、コンデンサ58b（図中C2にて示す）および抵抗59b（図中R2にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流600mA付近において変換効率が最高となる。さらに、図7に示すようにコイル54b（図中L2にて示す）を用いると共に、コンデンサ58c（図中C3にて示す）および抵抗59c（図中R3にて示す）により規定される周波数によりスイッチング動作させた場合には、略々出力電流800mA付近において変換効率が最高となる。

【0046】従って、撮影モードとされ、殆どの回路が動作状態とされて例えば、800mAを必要とする場合には、CPU14の制御端子66と制御端子73とがハイレベルに設定され、スイッチ回路53bおよびコイル54bを介した電流路が形成されると共に、コンデンサ58cおよび抵抗59cにより規定される周波数によりスイッチング動作がなされる。また、再生モード状態とされて例えば、600mAを必要とする場合には、CPU14の制御端子65と制御端子72とがハイレベルに設定され、スイッチ回路53aおよびコイル54aを介した電流路が形成されると共に、コンデンサ58bおよび抵抗59bにより規定される周波数によりスイッチング動作がなされる。さらに、その他のモード状態とされて例えば、400mAを必要とする場合には、CPU14の制御端子65と制御端子71とがハイレベルに設定され、スイッチ回路53aおよびコイル54aを介した電流路が形成されると共に、コンデンサ58aおよび抵抗59aにより規定される周波数によりスイッチング動作がなされる。

【0047】このように3つの出力電流の状態に応じて電源回路24においては、最適なインダクタンス値のコイルが選択されると共に、コイルの選択と独立して任意に最適な発振周波数に設定され、変換効率の高い最適なスイッチング状態で以て無駄な電力を消費することなく安定化された出力電圧が形成され、この出力が電源ラインを介して各部に供給される。

【0048】なお、上述した一実施形態の説明においては、電源回路14の出力電流が3状態をとる場合を例に挙げて説明したが、他の複数の状態をとる場合にもこの発明を適用することができ、この場合においては、状態数に応じた形でコイルの選択手段および発振周波数の選択手段が増減される。

【0049】また、DC/DCコンバータの構成としては、コイルと、スイッチング用のトランジスタと、整流用のダイオードとの接続関係により昇圧型、降圧型および昇降圧型が存在するが、この発明は、どの接続関係のDC/DCコンバータにも適用することができる。

(8)

## 【0050】

【発明の効果】この発明に依れば、スイッチング電源を構成し、変換効率に影響する部品が所定の値に選定されて複数用意され、出力電流に応じて用意された複数の部品の中から変換効率が略々最高となる組み合わせが選択されて高効率にスイッチング動作がなされるため、省電力化を図ることが可能となる。また、電池駆動の携帯型電子機器にこの発明を適用した場合には、使用時間をより長くすることが可能となり、使い勝手を良くすることができる。

## 【図面の簡単な説明】

【図1】この発明がデジタルカメラに適用された一実施形態の全体構成を示すブロック図である。

【図2】この発明の一実施形態における電源回路の第1の例の構成を示す回路である。

【図3】この発明の一実施形態における電源回路の第1の例の動作説明に用いる特性図である。

【図4】この発明の一実施形態における電源回路の第2の例の構成を示す回路である。

【図5】この発明の一実施形態における電源回路の第2の例の動作説明に用いる特性図である。

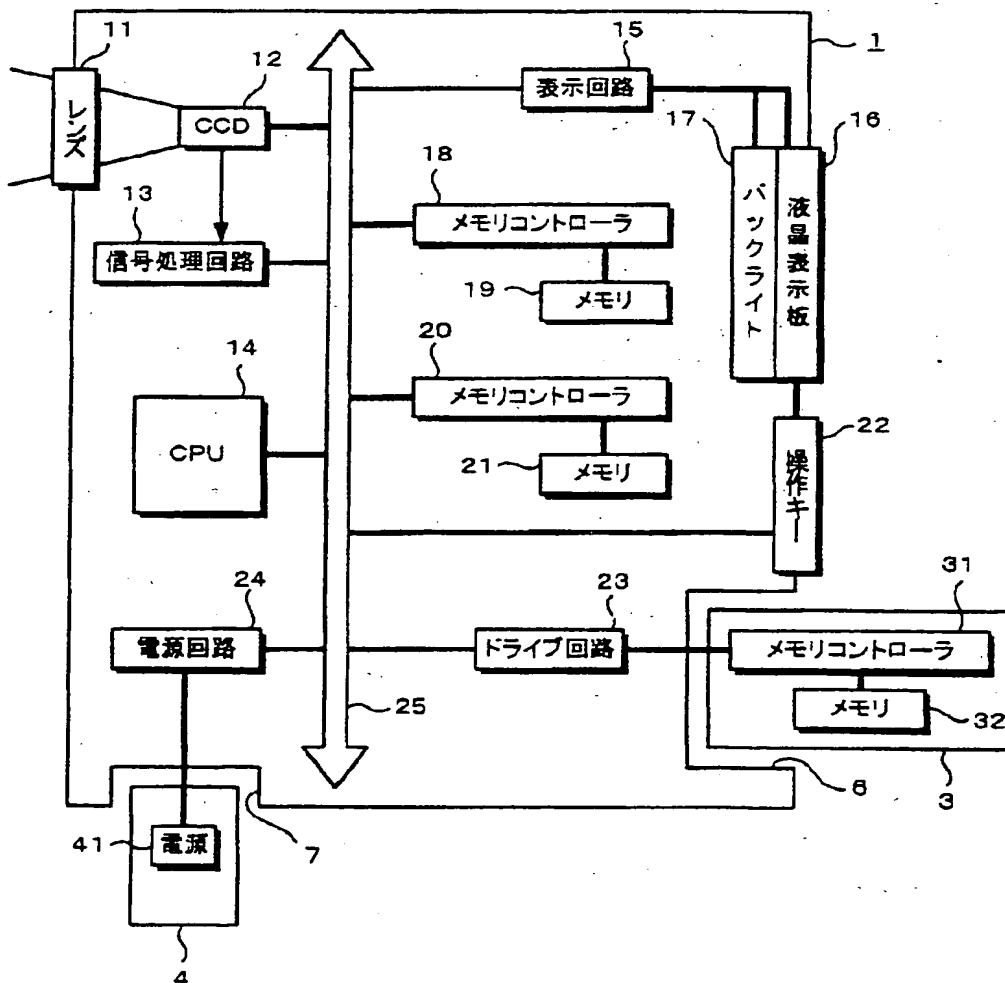
【図6】この発明の一実施形態における電源回路の第3の例の構成を示す回路である。

【図7】この発明の一実施形態における電源回路の第3の例の動作説明に用いる特性図である。

## 【符号の説明】

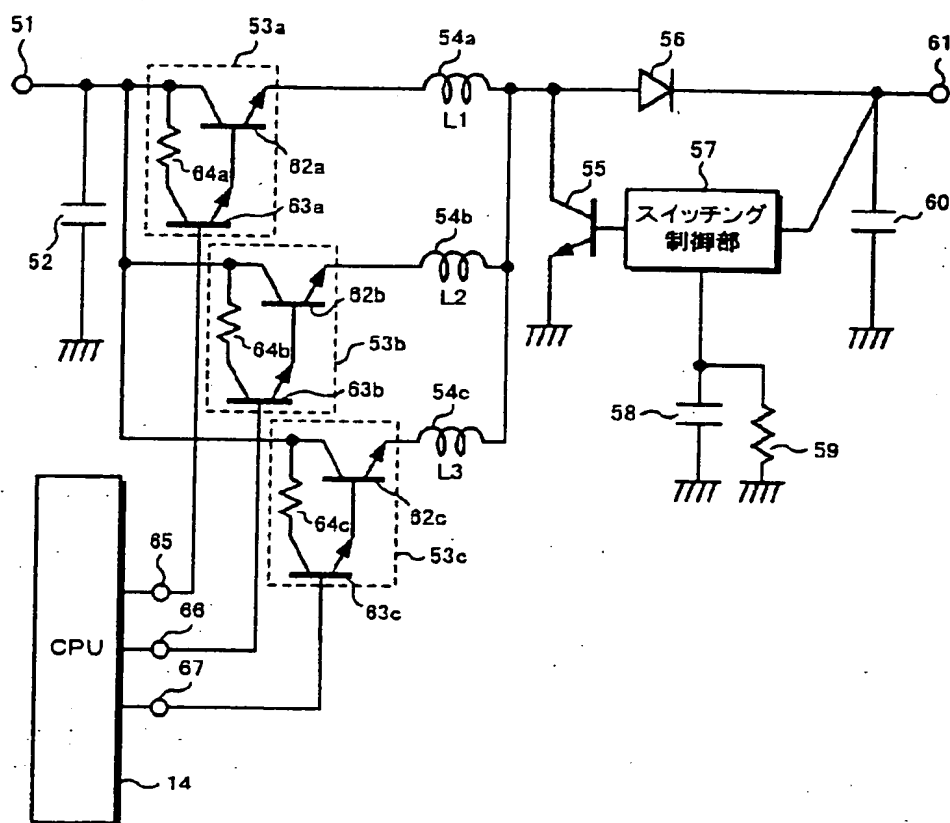
1・・・本体、3・・・外部記録媒体、4・・・電源バック、14・・・CPU、24・・・電源回路、53 a, 53 b, 53 c・・・スイッチ回路、54 a, 54 b, 54 c・・・コイル、55・・・スイッチング用のトランジスタ、56・・・整流用のダイオード、57・・・スイッチング制御部、58, 58 a, 58 b, 58 c・・・発振周波数設定用のコンデンサ、59, 59 a, 59 b, 59 c・・・発振周波数設定用の抵抗

【図1】

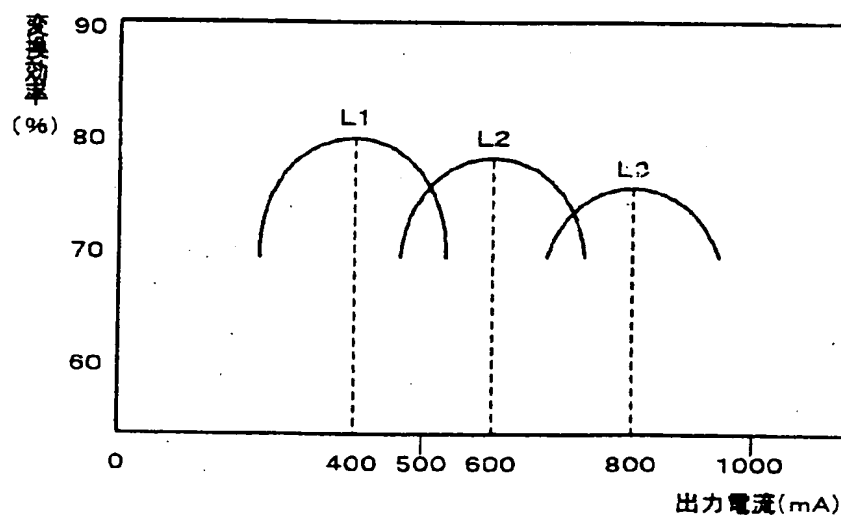


(9)

【図2】

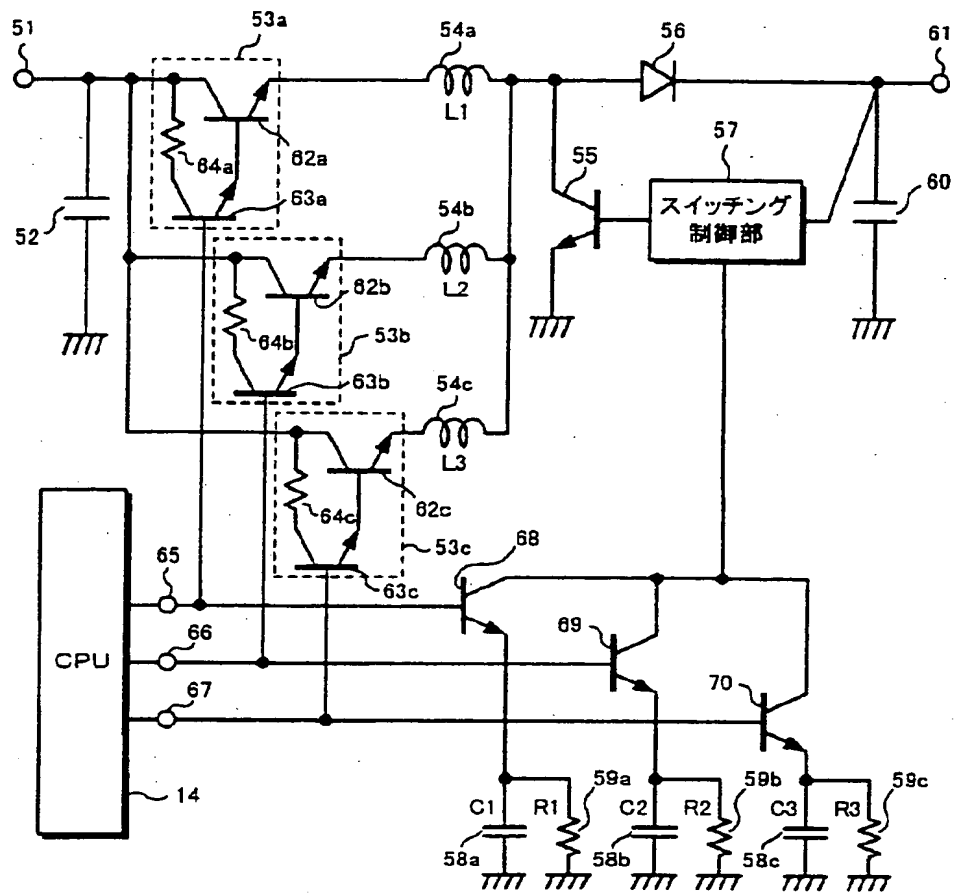


【図3】

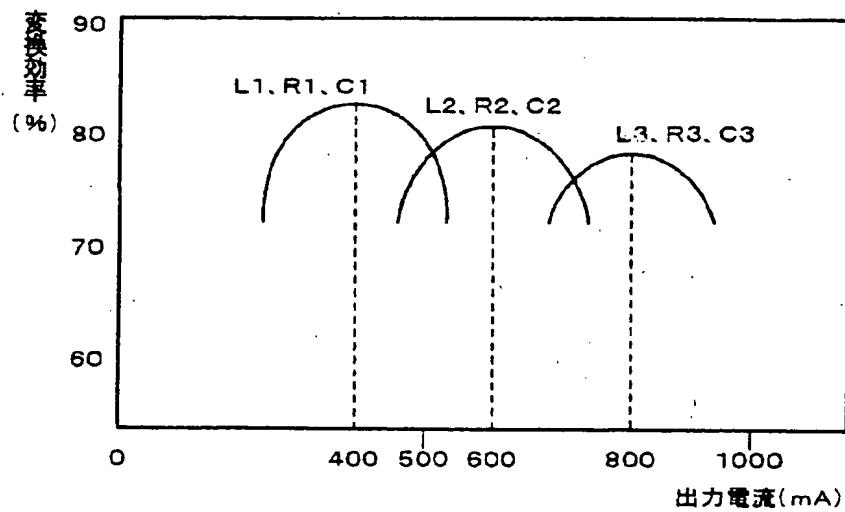


(10)

【図4】



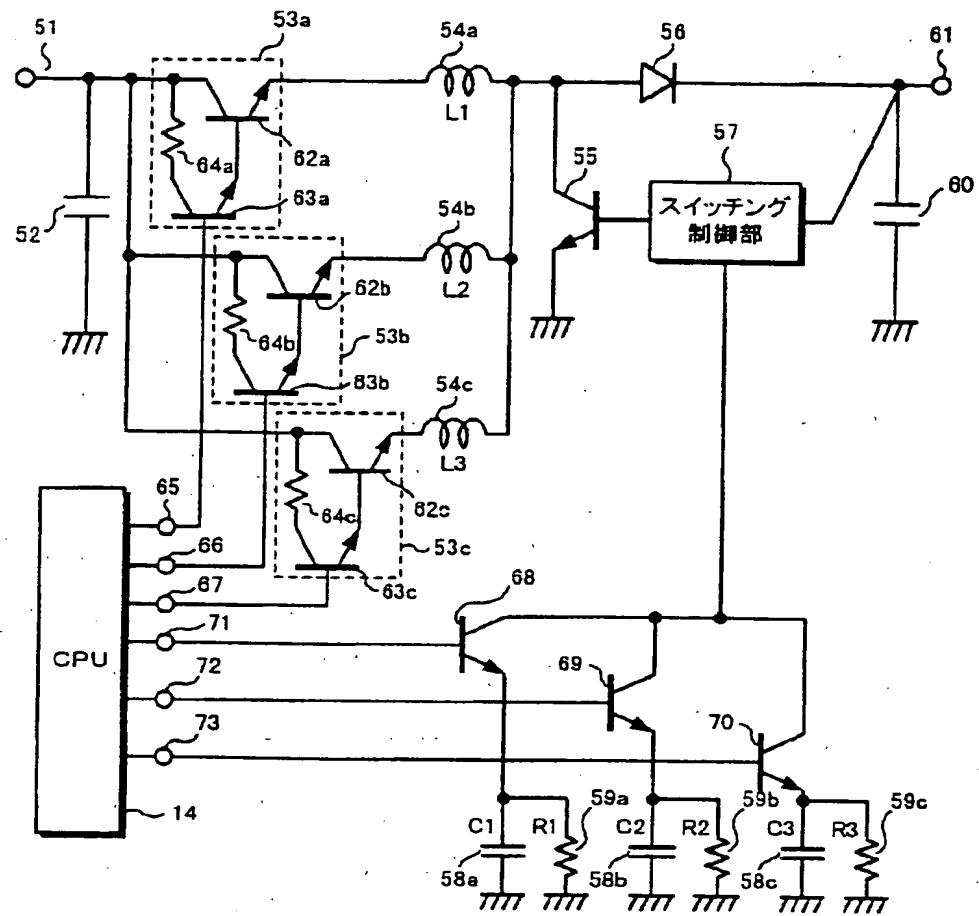
【図5】



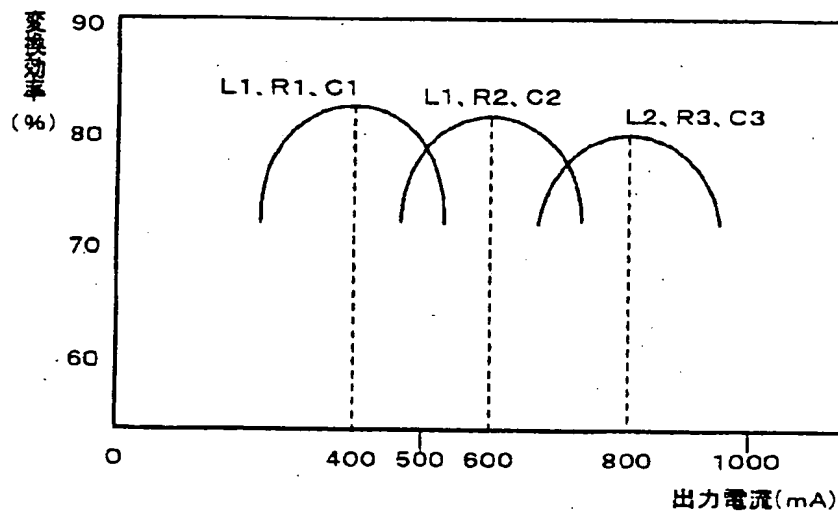


(11)

【図6】



【図7】



(12)

フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーマコード (参考)

H O 4 N 5/765

H O 4 N 5/781

5 1 0 M

5/781

F ターム (参考) 2H002 BC03 BC09 HA06 HA19 JA07

ZA03

2H054 AA01 BB11

2H100 DD11 DD15

5C022 AA13 AB40 AB67 AC69 AC73

5G003 BA01 CA01 CC02 DA02 DA16

GB03 GC05